

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-158543

(43)Date of publication of application : 31.05.2002

(51)Int.Cl.

H03F 1/02
H03F 1/52
H03F 3/217
H03F 3/72

(21)Application number : 2000-351408

(71)Applicant : SONY CORP

(22)Date of filing : 17.11.2000

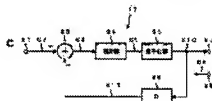
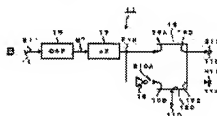
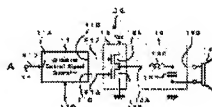
(72)Inventor : NAKAGAMI TARO
SHIMA TAKASHI

(54) DIGITAL POWER AMPLIFIER

(57)Abstract:

PROBLEM TO BE SOLVED: To reduce power consumption in the muting state of a digital power amplifier.

SOLUTION: In the digital power amplifier composed of a D-class amplifier 10, on the basis of switching control signals S12 and S13, generated by a switching control signal generator 11 corresponding to an audible frequency band digital signal S1D, the switching operation of a power switching part 12 to apply switching control is stopped, regardless of the presence/absence of the audible frequency band digital signal S1D, in a state of inputting a muting signal through a muting signal input terminal 11D to this switching control signal generator 11, so that the power consumption of this digital power amplifier is suppressed low.



(51) IntCl ⁷	識別記号	F I	テコード (参考)
H 0 3 F	1/02	H 0 3 F	1/02
	1/52		1/52
	3/217		3/217
	3/72		3/72

審査請求 未請求 請求項の数 2 O L (全 7 頁)

(21) 出願番号 特願2000-351406(P2000-351406)

(22) 出願日 平成12年11月17日 (2000.11.17)

(71) 出願人 000002185

ソニー株式会社
東京都品川区北品川 6 丁目 7 番 35 号

(72) 発明者 仲上 太郎

東京都品川区北品川 6 丁目 7 番 35 号 ソニー株式会社内

(72) 発明者 島 崇

東京都品川区北品川 6 丁目 7 番 35 号 ソニー株式会社内

(74) 代理人 100080883

弁理士 松隈 秀盛

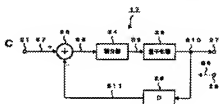
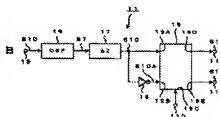
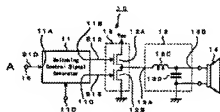
最終頁に続く

(54) 【発明の名称】 デジタルパワーアンプ

(57) 【要約】

【課題】 デジタルパワーアンプがミュート状態にあるときの消費電力を低減する。

【解決手段】 D 級増幅器 10 で構成されたデジタルパワーアンプであって、スイッチング制御信号発生器 11 で、可聴周波数帯域デジタル信号 S1D に応じて生成されたスイッチング制御信号 S12、S13 に基づき、スイッチング制御される電力スイッチング部 12 を、このスイッチング制御信号発生器 11 にミュート信号入力端子 11D を通じてミュート信号が入力された状態においては、可聴周波数帯域デジタル信号 S1D の有無にかかわらず電力スイッチング部のスイッチング動作を停止させて、このデジタルパワーアンプの消費電力を低く抑えることができるようにした。



【特許請求の範囲】

【請求項 1】 デジタルパワーアンプであって、スイッチング制御信号発生器と、電力スイッチング部よりなり、前記スイッチング制御信号発生器に入力されたデジタル信号に応じて生成されたスイッチング制御信号に基づき、前記電力スイッチング部をスイッチング制御すると共に、前記スイッチング制御信号発生器にミューティング信号が入力された状態においては、前記入力デジタル信号の有無にかかわらず前記電力スイッチング部のスイッチング動作を停止させることを特徴とするデジタル

パワーアンプ。
【請求項 2】 デジタルパワーアンプであって、スイッチング制御信号発生器と、電力スイッチング部と、前記デジタルパワーアンプの異常を検出する検出手段よりなり、前記スイッチング制御信号発生器に入力されたデジタル信号に応じて生成されたスイッチング制御信号に基づき、前記電力スイッチング部をスイッチング制御すると共に、前記検出手段により前記電力スイッチング部の異常が検出されたときには、前記入力デジタル信号の有無にかかわらず、前記検出状態に応じて前記スイッチング制御信号発生器を介して電力スイッチング部のスイッチング動作を停止させることを特徴とするデジタル

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、電力増幅段をスイッチング制御するようにした場合に適用して好適な D 級増幅器で構成されたデジタルパワーアンプに関する。

【0002】

【従来の技術】従来、一般に、D 級増幅 (class D amplification) と呼称される信号増幅器が、特に可聴周波数 (audio frequency) 帯域の信号の信号増幅器の一形態として知られている。この D 級増幅器の典型的な例としては、図 2A、B 及び C に示した如く可聴周波数帯域信号 S1 をコンパレータで構成された PWM アンプ (pulse width modulation amplifier) 1 の第 1 の信号入力端子 1A に供給し、この可聴周波数帯域信号 S1 よりも十分高い周波数の三角波キャリア信号 S2 を第 2 の信号入力端子 1B に供給し、これら可聴周波数帯域信号 S1 と三角波のキャリア信号 S2 を PWM アンプ 1 を介して比較し、この可聴周波数帯域信号 S1 を PWM 信号 S3 に変換し、この PWM 信号 S3 で電力増幅段を構成する電力スイッチング素子 2 をスイッチングして電源 Vcc から得た電力出力信号 S4 を、可聴周波数帯域外の低域周波数成分をカットする特性を有するローパスフィルタ (low pass filter) 部 3 を介して得た可聴周波数帯域の電力の信号 S5 を、負荷 4、この例では音響信号再生用のスピーカに供給して、音響信号として再生されるように構成された信号増幅器が知られている。

【0003】よってこの例においては、電力増幅段が上

述の如くスイッチング動作をする D 級増幅であるため、高効率な増幅器を構成することのできる利点がある。またこの例においては、入力信号に無関係に、この可聴周波数帯域信号 S1 の信号レベルがゼロレベルに絞り込まれる、所謂ミューティングモードの場合等でも、電力スイッチング素子 2 のスイッチング動作を連続させた状態に保たれるようにしている。この理由は、可聴周波数帯域信号 S1 の信号レベルが絞り込まれた状態で、このミューティングモードが解除されて信号レベルが立ち上がった場合等に、ポップノイズ (所謂「ばつ音」) が生じないようにするためである。

【0004】そしてこの可聴周波数帯域信号 S1 の信号レベルが絞り込まれた状態では、三角波のキャリア信号 S2 の繰返し周期で、デューティサイクル (duty cycle) 50% 一定の状態の PWM 信号 S3 を PWM アンプ 1 で生成し、このデューティサイクル 50% 一定の PWM 信号 S3 で電力スイッチング素子 2 がスイッチングされる状態が維持されるようにし、この電力スイッチング素子 2 から出力される、キャリア信号 S2 の繰返し周期を有しかつデューティサイクル 50% 一定の PWM 信号 S3 がパワー L P F 部 3 で遮断され、負荷 4 に供給されない状態が維持されるようにしている。

【0005】

【発明が解決しようとする課題】しかしながら、上述したような先行技術にかかる D 級増幅器 1 においては、電力スイッチング素子 2 としてバートランジスタあるいはパワー FET (field effect transistor) 素子を使用しているが、これらスイッチング素子の立ち上がり時間 (rise time) 及び立ちさが時間 (fall time) がゼロではないため、これらの時間においてこれらスイッチング素子が発熱し、このミューティング (muting) モードの期間中無駄な電力を消費するという課題があった。

【0006】更に、上述したような先行技術にかかる D 級増幅器 1 においては、電力スイッチング素子 2 でスイッチングされたスイッチング電流をパワー L P F 部 3 を介して音響信号再生用のスピーカという低インピーダンスの負荷 4 に供給しているため、このパワー L P F 部 3 には、チョークコイルと大容量のコンデンサを組み合わせて構成した、所謂 L 型パワー L P F 部が使用されている。したがってこのミューティングモードの期間中或いはこの期間外を問わず、この負荷 4 が短絡した場合あるいは L 型パワー L P F 部が接地された場合では、電源 Vcc 側から電力スイッチング素子 2 に短絡電流が流れ、電力スイッチング素子 2 に何等かのトラブルが発生する可能性があるという課題があった。

【0007】本発明はかかる従来の課題に鑑みてなされたものであり、このミューティングモードの期間中の電力スイッチング素子の動作により無駄な電力が消費されるという課題を解決することを目的としている。

【0008】また本発明は、電力スイッチング素子の動作中に過大電流が流れた場合、或いはこの電力スイッチング素子の温度が許容温度範囲を超えた場合に、何等かのトラブルが発生する可能性があるという課題を解決することを目的としている。

【0009】

【課題を解決するための手段】上述したような課題等を解決し、上記目的を達成するために、本発明の請求項1記載のデジタルパワーアンプは、スイッチング制御信号発生器と、電力スイッチング部よりなり、このスイッチング制御信号発生器に入力された可聴周波数帯域デジタル信号に応じて生成されたスイッチング制御信号に基づき、この電力スイッチング部をスイッチング制御すると共に、このスイッチング制御信号発生器にミュート信号が入力された状態においては、この可聴周波数帯域デジタル信号の有無にかかわらずこの電力スイッチング部のスイッチング動作を停止させることができるように構成したことを特徴としている。

【0010】本発明の請求項2記載のデジタルパワーアンプはスイッチング制御信号発生器と、電力スイッチング部と、このデジタルパワーアンプの異常を検出する検出手段よりなり、このスイッチング制御信号発生器に入力された可聴周波数帯域デジタル信号に応じて生成されたスイッチング制御信号に基づき、この電力スイッチング部をスイッチング制御すると共に、この検出手段により電力スイッチング部の異常が検出されたときには、この可聴周波数帯域デジタル信号の有無にかかわらず、この検出状態に応じてこのスイッチング制御信号発生器を介して電力スイッチング部のスイッチング動作を停止させることができるようにしたことを特徴としている。

【0011】上述のように構成したことにより、本発明の請求項1記載のデジタルパワーアンプでは、この可聴周波数帯域デジタル信号の有無にかかわらず、ミュート信号が入力された状態においては、このデジタルパワーアンプの消費電力が低減される。

【0012】本発明の請求項2記載のデジタルパワーアンプでは、このスイッチング制御信号の有無にかかわらず、電力スイッチング部のスイッチング動作を停止させることができるので、この電力スイッチング部を確実に保護することができる。

【0013】

【発明の実施の形態】以下、図面を参照して本発明の実施の形態を説明する。なお以下の説明においては、アナログ信号を標本化・量子化し、この量子化された信号を符号化して得られたPCM (pulse code modulation) 信号をデジタル信号と称し、このようにしてアナログ信号をPCM信号化することをデジタル信号化と称するものとする。

【0014】図1を参照しながら本発明にかかるデジタルパワーアンプの実施の形態の一例について説明する。

【0015】図1Aは、デジタルパワーアンプの一例としてD級増幅器の一例を示した回路ブロック図で、図1Aにおいて10はデジタルパワーアンプを構成するD級増幅器の要部を示し、D級増幅器10はスイッチング制御信号発生器11、電力スイッチング部12、パワーL P F部13及び電力スイッチング部12の負荷となる音響スピーカ部14で構成されている。この電力スイッチング部12は、2個のDチャンネルタイプパワーM O S F E T素子12A、12Bをカスケード(cascade)接続して構成され、パワーL P F部13は図2に示したパワーL P F部3と同じくL C型パワーL P F部で構成されている。

【0016】NチャンネルタイプパワーM O S F E T素子12Aのソース側とNチャンネルタイプパワーM O S F E T素子12Bのドレイン側の接続中点がパワーL P F部13の入力端13Aに接続され、このパワーL P F部13の出力端13Bが音響スピーカ部14の信号入力の一側側に接続され、この音響スピーカ部14の信号入力他端側が接地されている。そしてパワーL P F部13を構成しているチョークコイル13Cの一端側が入力端13Aに接続され、このチョークコイル13Cの他端側がパワーL P F部13を構成しているコンデンサ素子13Dの一側側に接続され、このコンデンサ素子13Dの他端が接地され、チョークコイル13Cとコンデンサ素子13Dの接続中点がパワーL P F部13の出力端13Bに接続されている。

【0017】次にこのスイッチング制御信号発生器11の一例を図1Bに示して詳細に説明する。

【0018】スイッチング制御信号発生器11はオーバーサンプリングフィルタ16、 $\Delta\Sigma$ 型変調器17、インバータ18及び信号ホルダー部19で構成されている。そして入力端子15がオーバーサンプリングフィルタ(以下の説明ではO S Fと称する)16の入力側に接続され、このO S F 16の出力側が $\Delta\Sigma$ 変調器17の入力側に接続され、この $\Delta\Sigma$ 変調器17の出力側がインバータ18の入力側及び信号ホルダー部19の第1の信号入力側19Aに接続され、このインバータ18の出力側がこのホルダー部19の第2の信号入力側19Bに接続され、ミュート信号入力端子11Dがこのホルダー部19の第3の信号入力側19Cに接続されている。

【0019】そしてこのホルダー部19の第1の出力端19Dが第1の出力端11Bに接続され、第2の出力端19Eが第2の出力端11Cに接続されている。

【0020】次にこの $\Delta\Sigma$ 型変調器17の一例を図1Cに示して詳細に説明する。

【0021】図1Cはこの $\Delta\Sigma$ 型変調器の要部の構成を示したブロック図で、 $\Delta\Sigma$ 型変調器17は信号入力端21、信号加算器23、信号積分器24、1ビット符号化を行う量子化器25、1サンプリング周期26及び信号出力端27を有して構成されている。またこの $\Delta\Sigma$ 型変

調器 17 全体の動作は、クロック信号の入力端 28 に入力されるクロック信号 S 6 に同期して実行される。

【0022】 つぎにこの $\Delta\Sigma$ 型変調器 17 の動作について説明する。なお信号入力端 21 に入力されるオーバーサンプリングされたデジタル音声帯域信号 S 7 (以下の説明においては高速デジタル入力信号と称する) は、一例としてアンチエイリアシングフィルタ (anti-aliasing filter) により予め必要な周波数帯域に制限された音声帯域信号である。

【0023】 信号入力端 21 に入力された高速デジタル入力信号 S 7 が信号加算器 23 の正極性入力側に供給され、この信号加算器 23 の負極性入力側に供給されるフィードバック信号 S 11 との差分値の信号 S 8 が、この信号加算器 23 の出力側から信号積分器 24 の入力側に供給される。そしてこの信号積分器 24 を介して信号 S 8 がクロック信号 S 6 の周期に同期して積分され、信号 S 9 として信号積分器 24 から出力され、1 ビット符号化を行う量子化器 25 の入力側に供給される。

【0024】 そしてこの入力された信号 S 9 が、量子化器 25 を介して四捨五入あるいは切り捨て処理されて 1 ビットに丸められて、分解能が 1 ビットであるも高精度の量子化・符号化が行われて得られた 1 ビットのパルス密度変調状態のデジタル信号 S 10 が量子化器 25 から出力され、このデジタル信号 S 10 がディレイ 26 の入力側に供給され、このディレイ 26 を介して 1 サンプル遅れたフィードバック信号 S 11 が出力され、上述したごとく、このフィードバック信号 S 11 が信号加算器 23 の負極性入力側に供給され入力信号 S 7 から減算される。

【0025】 一方この 1 ビットのパルス密度変調状態のデジタル信号 S 10 が信号出力端 27 から出力されるか、あるいはこのデジタル信号 S 10 が必要に応じて PWM (pulse width modulation) 変調器を介してこの密度変調状態が PWM 信号に変換されて信号出力端 27 から出力される。

【0026】 更に図 1C に示されている演算手順を詳細に説明すると、量子化器 25 の信号出力側から入力側にディレイ 26、信号加算器 23 及び信号積分器 24 を介して信号負帰還ループが形成されていることにより、この量子化器 25 で上述した丸め誤差に起因して発生したこのデジタル信号 S 10 に混入した量子化ノイズが微分特性を持つため、このデジタル信号 S 10 の低い周波数帯域、すなわち音声信号帯域の D レンジが広がる方向に改善される。

【0027】 このように量子化ノイズが排除されることにより D レンジが改善されるようにする技術は、ノイズシェーピング (noise shaping) と呼称される。また図 1C に示した例では一次帰還によるノイズシェーピングの例を示したが、図 1C に示した例において、この一次帰還によるノイズシェーピング以外に、2 次、3 次帰還

と帰還ループを増やすことによりノイズシェーピングをおこなわせるようにしてこの改善効果をより高めるようにしても良いことは勿論である。

【0028】 つぎに図 1 に示したデジタルパワーアンプの一具体例を示す D 級増幅器の動作を説明する。

【0029】 入力端子 15 に入力された可聴周波数帯域デジタル信号 S 10 が $\Delta\Sigma$ 型変調器 17 を介して 1 ビットのパルス密度変調状態のデジタル信号 S 10 に変換され、この信号 S 10 が信号ホールド部 19 の第 1 の信号入力側 19A に入力され、一方この信号 S 10 がインバータ 18 を介して位相反転され、この位相反転されたパルス密度変調信号 S 10A が信号ホールド部 19 の第 2 の信号入力側 19B に入力される。

【0030】 なおデジタル信号 S 10 の代わりに、上述した PWM 信号が第 1 の信号入力側 19A に入力されるとともに、インバータ 18 を介して位相反転され、この位相反転されたこの PWM 信号が信号ホールド部 19 の第 2 の信号入力側 19B に入力されるようにしてもよい。しかしながらこの PWM 信号に基づく動作はデジタル信号 S 10 に基づく動作と同じになるため、説明を省略する。

【0031】 そしてミュートング信号入力端子 11D に、D 級増幅器 10 の外部からミュートング信号が入力されない状態においては、これらデジタル信号信号 S 10 及び S 10A の夫々が信号ホールド部 19 を通過して、このデジタル信号 S 10 が第 1 のスイッチング信号 S 12 として電力スイッチング部 12 側のパワー MOS FET 素子 12A のゲートに供給され、S 10 を位相反転したデジタル信号 S 10A が第 2 のスイッチング信号 S 13 としてパワー MOS FET 素子 12B のゲートに供給される。

【0032】 したがってパワー MOS FET 素子 12A がオン状態のときには、パワー MOS FET 素子 12B がオフ状態になるように、パワー MOS FET 素子 12A がこの第 1 のスイッチング信号 S 12 によりオン及びオフ状態にスイッチングされ、パワー MOS FET 素子 12B が第 2 のスイッチング信号 S 13 によりオン及びオフ状態にスイッチングされ、パルス密度変調信号 S 10 の 1 ビットのパルス密度変調状態に応じて相補的にスイッチングされる。

【0033】 そしてこの相補的なスイッチング動作に基づきスイッチングされた状態の電力が、パワー MOS FET 素子 12A のソース側とパワー MOS FET 素子 12B のドレイン側の接続中点から、パワー L P F 部 13 の入力端 13A に供給され、パワー L P F 部 13 を介して可聴周波数帯域電力が抽出され、パワー L P F 部 13 の出力端 13B 及び接地側の間から、この可聴周波数帯域電力が音響スピーカ部 14 に供給され、音響信号に変換される。

【0034】 一方ミュートング信号入力端子 11D

に、ミュート信号がD級増幅器10の外部から入力されかつこの入力状態が維持されている期間においては、パルス密度変調信号S10及び信号S10Aの有無にかかわらず、信号ホールド部19において第1の出力端19Dから出力される第1のスイッチング信号S12がローレベルの状態に維持され、第2の出力端19Eから出力される第2のスイッチング信号S13はハイレベルの状態に維持される状態になされる。

【0036】したがってこの状態においては、可聴周波数帯域デジタル信号S1Dがスイッチング制御信号発生器11の入力端11Aに供給されているか否かにかかわらず、このミュート信号状態が維持されている期間においては、パワーMOSFET素子12A、12Bの双方において無駄な電力が消費されるのを確実に防止することができる。またパワーLPPF部13内の電流を接地側に逃す経路が確保され、このパワーLPPF部13及びその負荷である音響スピーカ部14が瞬時に流れる過電流で破壊されるのを確実に防止することができる。さらにまたこのミュート信号状態が維持されている期間においては、パワーMOSFET素子12A、12Bの双方のスイッチング動作がおこなわれないので、更に不要放射を低減することができる。

【0037】なお本例においては、 Δ 型変調器17を用いて、可聴周波数帯域信号のレベル変化に応じて生成した1ビットのパルス密度変調信号に基づいてパワーMOSFET素子12A、12Bの双方に対してスイッチング動作を行わせるようにした例を説明した。

【0038】しかしながら本例においては、図2に示したPWMアンプを用いて可聴周波数帯域信号のレベル変化をPWM信号に変換しこのPWM信号に応じてパワーMOSFET素子12A、12Bの双方に対して相補的にスイッチング動作を行わせるように構成してもよく、パワーMOSFET素子12A、12Bの双方に対し、この可聴周波数帯域信号のレベル変化に応じてスイッチング動作をおこなわせるために、その他の既知の手段・方法を採用してもよいことは勿論である。

【0039】さらに本例においては、入力信号を可聴周波数帯域信号としたが、この入力信号15としてモータコントロール信号など他の入力信号でもよいことは勿論である。但しこの場合には音響スピーカ部14の代わりにモータが負荷となることは勿論である。

【0040】つぎに図3を参照しながら図1と同一の部分には同一符号を付与して詳細な説明を省略して本発明のデジタルパワーアップの他の実施の一例について説明する。

【0041】図3は、デジタルパワーアップの一例としてD級増幅器の一例を示した回路ブロック図で、図3に示したD級増幅器の構成において、図1に示したD級増幅器の構成と異なる点は、電力スイッチング部12の異常を検出するための異常検出手段31及びオアゲート

部32を設け、この異常検出手段31で、電力スイッチング部12に異常が発生したことが検出されたことを示す信号S14及びミュート信号入力端子11Dに入力されるミュート信号がこのオアゲート部32に入力され、このオアゲート部32のゲート出力側から信号ホールド部19の第3の信号入力側19Cに、これら信号の何れか一方または双方が入力されるように構成されている点である。

【0042】そして電力スイッチング部12の異常が検出されたときには、オアゲート部32を介して、スイッチング制御信号発生器11側に設けられた信号ホールド部19の第3の信号入力側19Cにこの信号S14が供給される。そしてこの信号S14が供給される状態が維持されている期間においては、パルス密度変調信号S10及びS10Aの有無にかかわらず、信号ホールド部19において第1の出力端19Dから出力される第1のスイッチング信号S12がローレベルの状態に維持され、第2の出力端19Eから出力される第2のスイッチング信号S13がハイレベルの状態に維持される状態になされる。

【0043】よって図3に示した例においては、異常検出手段31及びオアゲート部32によりこのような構成を図1に示したD級増幅器10の構成に付加したことにより、このミュート信号状態が維持されている期間であるか否かにかかわらず、電力スイッチング部12の異常が発生したときには、パワーMOSFET素子12A、12Bが確実に保護され、またパワーLPPF部13内の電流を接地側に逃す経路が確保され、このパワーLPPF部13及びその負荷である音響スピーカ部14が瞬時に流れる過電流から確実に保護されるようになることができる。

【0044】なお電力スイッチング部12に異常が発生したことが検出されるようにする手段としては、電源Vccから電力スイッチング部12に供給される電流量を検出しこの電流量が予め規定されている値を超えたときに、この信号S14が生成される手段をこの電力スイッチング部12に設ける。あるいは電力スイッチング部12の発熱状態を検出し、この発熱量が予め規定されている値を超えたときに、この信号S14が生成される手段をこの電力スイッチング部12に設ける等、その他各種の異常検出手段をこの電力スイッチング部12に設けることにより、この異常が発生したことを検出する目的を達成するようにしてもよいことは勿論である。

【0045】また図1及び図3に示した例においては、電力スイッチング部12の異常が検出されたときにはパワーMOSFET素子12Aをオフ状態にすると共に、パワーMOSFET素子12Bをオンするようにした例として説明したが、本例においては、ミュート信号入力端子11Dにミュート信号が入力されたときに、パワーMOSFET素子12A及び12Bの双方

をオフ状態となるように制御するようにしてもよいことは勿論である。

【0045】さらにまた図1及び図3に示した例においては、電力スイッチング部12に電力を供給する電源を単電源で構成した例として説明した。しかしながら本例においてはこの構成に限定されることなく、電力スイッチング部12に電力を供給する電源を、+Vccを供給する電源と-Vccを供給する2電源方式で構成してもよいことは勿論である。

【0046】

【発明の効果】以上説明したように、本発明の請求項1記載のデジタルパワーアンプによれば、スイッチング制御信号に基づきスイッチング制御される電力スイッチング部にミューティング信号が入力された状態においては、このスイッチング制御信号の有無にかかわらず、電力スイッチング部のスイッチング動作を停止させることができるので、このデジタルパワーアンプの消費電力を十分低くおさえることができる。

【0047】また本発明の請求項2記載のデジタルパワーアンプによれば、スイッチング制御信号に基づきスイ

ッチング制御される電力スイッチング部の異常を示す信号がハイレベルとされた状態においては、このスイッチング制御信号の有無にかかわらず、電力スイッチング部のスイッチング動作を停止させることができるので、この電力スイッチング部を確実に保護することができる。

【図面の簡単な説明】

【図1】本発明によるデジタルパワーアンプの実施の形態の一例の説明に供する回路ブロック図である。

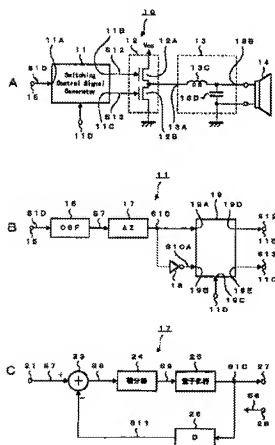
【図2】従来のD級増幅器の説明に供する回路ブロック図である。

【図3】本発明によるデジタルパワーアンプの実施の形態のほかに一例の説明に供する回路ブロック図である。

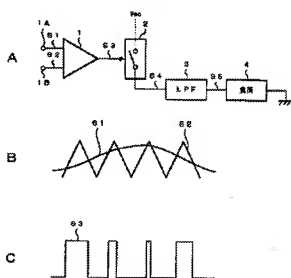
【符号の説明】

10………D級増幅器、11………スイッチング制御信号発生器、11D………ミューティング信号入力端子、12………電力スイッチング部、13………パワーLPP部、14………音響スピーカ部、17……… $\Delta\Sigma$ 型変調器、S1D………可聴周波数帯域デジタル信号、S12………第1のスイッチング信号、S13………第2のスイッチング信号

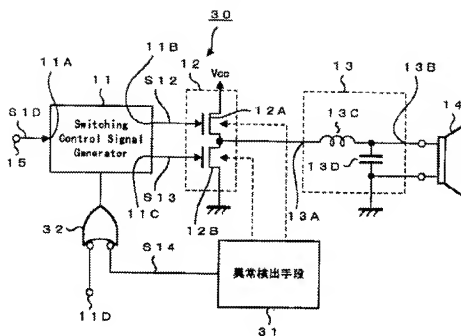
【図1】



【図2】



【図3】



フロントページの続き

Fターム(参考) 5J069 AA02 AA24 AA26 AA41 AA54
 AA66 AC01 CA36 CA56 FA18
 HA10 HA29 HA33 HA39 KA00
 KA04 KA17 KA19 KA26 KA31
 KA33 KA41 KA42 KA53 KA62
 MA08 MA13 SA05 TA01 TA06
 5J091 AA02 AA24 AA26 AA41 AA54
 AA66 CA36 CA56 FA18 HA10
 HA29 HA33 HA39 KA00 KA04
 KA17 KA19 KA26 KA31 KA33
 KA41 KA42 KA53 KA62 MA13
 SA05 TA01 TA06 UW02 UW10
 5J092 AA02 AA24 AA26 AA41 AA54
 AA66 CA36 CA56 FA18 HA10
 HA29 HA33 HA39 KA00 KA04
 KA17 KA19 KA26 KA31 KA33
 KA41 KA42 KA53 KA62 MA08
 MA13 SA05 TA01 TA06